
(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020020011035 A
(43)Date of publication of application:
07.02.2002

(21)Application number: 1020000044418

(71)Applicant:

SAMSUNG ELECTRONICS CO., LTD.

(22)Date of filing: 31.07.2000

(72)Inventor:

CHOI, JUN HU

(30)Priority: ..

(51)Int. Cl H01L 29/786

(54) THIN FILM TRANSISTOR ARRAY SUBSTRATE FOR X-RAY DETECTOR

(57) Abstract:

PURPOSE: A thin film transistor array substrate for an X-ray detector is provided to minimize leakage current generated especially from an overlapped portion between a bias line and a lower electrode of a PIN photo diode. CONSTITUTION: Gate lines(22,24,26) are formed on an insulating substrate(10) and covered with a gate insulating layer(30). An island-like semiconductor layer(40) is formed on the gate insulating layer, and an ohmic contact layer(55,56) is formed thereon. Data lines(65,66,68) photo conductive layers(70) are further formed thereon, and also the PIN photo diode is composed of the lower electrode(68) among the data lines, the photo conductive layers(70) and an upper electrode(80). In particular, the bias line(104) is formed on a planarized passivation layer(90) and fully separated from the lower electrode(68) of the PIN photo diode, thereby ensuring sufficient resistance therebetween and therefore minimizing leakage current.

copyright KIPO 2002

Legal Status

Date of request for an examination (20050729)

Notification date of refusal decision ()

Final disposal of an application (registration)

Date of final disposal of an application (20070426)

Patent registration number (1007200880000)

Date of registration (20070514)

Number of opposition against the grant of a patent ()

Date of opposition against the grant of a patent ()

Number of trial against decision to refuse ()

Date of requesting trial against decision to refuse ()

Date of extinction of right ()

특2002-0011035

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl.⁷
H01L 29/766(11) 공개번호 특2002-0011035
(43) 공개일자 2002년02월07일

(21) 출원번호	10-2000-0044418
(22) 출원일자	2000년07월31일
(71) 출원인	상성전자 주식회사 韓國
	경기 수원시 팔달구 매천3동 416
(72) 발명자	최준호
	서울특별시 서대문구 영천동 100번지 삼화아파트 107동 1006호
(74) 대리인	유미특허법인, 김현근

상시종구 : 없음

(54) 엑스레이 검출기용 박막 트랜지스터 아래이 기판

요약

본in에 기판 위에 게이트 배선이 형성되어 있고, 게이트 절연막이 게이트 배선과 밝게 접촉하는 반도체층이 설모 양으로 형성되어 있으며, 반도체층의 상부에는 저항 접촉층이 형성되어 있다. 저항 접촉층은 게이트 절연막 위에는 데이터 배선이 형성되어 있으며, 핀의 개아웃 절연층과 상부에는 데이터 배선의 드레인 전극과 연결되어 있는 일부 핀과 소형의 블순들을 포함하는 바디점착 구조층으로 이루어져 광도전체층과 광도전체층을 포함하지 않는 비광점착 구조층으로 이루어져 광도전체층과 광도전체층을 포함하는 PIN 광 다이오드가 형성되어 있다. 데이터 배선은 아들이나 거리지 않은 반도체층 및 상부 진극의 상부에는 광도전체층과 광도전체층을 포함하는 PIN 광 다이오드를 이루어진 보호막이 형성되어 있으며, 보호막은 데이터선 및 상부 진극을 각각 드러내는 접촉 구멍을 가진다. 이때, 광원화된 보호막을 형성하기 전에 광학 규소와 같은 절연 물질로 이루어진 절연막을 추가로 형성할 수도 있다. 보호막의 상부에는 결속 구멍을 통하여 상부 진극과 연결되어 있는 바이어스 배선과 다른 접촉 구멍을 통하여 데이터선과 연결되어 있으며 데이터선과 중첩되어 있는 보조 데이터선이 형성되어 있다.

대표도

도2

색인어

X-ray, 광도전체, PIN, 누설전류

형세서

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 PIN 광 다이오드를 포함하는 X-ray 검출기용 박막 트랜지스터 아래이 기판의 구조를 도시한 배치도이고,

도 2는 도 1에서 II-II' 선을 따라 절단한 단면도이다.

발명의 상세한 설명

발명의 목적

발명의 속성과 기술분야 및 그 분야의 종래기술

본 발명은 박막 트랜지스터 아래이 기판에 관한 것으로, 더욱 상세하게는, 엑스 레이(X-ray)를 검출하기 위해 사용되는 엑스 레이 검출기의 한 기판인 박막 트랜지스터 아래이 기판에 관한 것이다.

엑스 레이를 검출하기 위해 사용되는 엑스 레이 검출기도 박막 트랜지스터 아래이 기판에는 박막 트랜지스터 아래이를 가지고 있으나, 엑스 표시 장치와 달리 각각의 회소에는 P형의 블순들을 포함하는 P형의 광도전체층과 블순들을 험하지 않는 광 도전체층과 N형의 블순들을 포함하는 N형의 광 도전체층의 드레인 층과 드레인 층의 일정에 결합을 위하여 위와 두 점극을 포함하는 PIN 광 다이오드(photo diode) 아래이가 형성되어 있다. 이러한 X-ray 검출기는 외부로부터 회소 전극으로 전달하는 회신 신호를 통하여 회상율을 표시하는 엑스 표시 장치와 다르게 외부로부터 초기되는 X-ray에 의해 PIN 광 다이오드에서 생성되는

전자를 바이어스 전압을 인가하여 외부로 전달함으로써 빛을 전기적인 신호로 변환하는 기능을 가진다.

그러나, 이러한 X-ray 검출기의 박막 트랜지스터 아래이 기판에서는 PIN 광 다이오드의 내부 및 표면에서 누설 전류가 발생하며, 특히 바이어스 전압을 인가하기 위한 바이어스 배선과 PIN 광 다이오드의 한 전극에 중첩하는 부분에서 많은 누설 전류가 발생된다.

발광의 구성 및 작동

본 발명에 관계는 이러한 문제점을 해결하기 위한 것으로서, 누설 전류를 최소화할 수 있는 X-ray 검출기용 박막 트랜지스터 아래이 기판을 제공하는 것이다.

발광의 구성 및 작동

이러한 고제는 해결하기 위한 본 발명에 따른 X-ray 검출기용 박막 트랜지스터 아래이 기판에는 PIN 광 다이오드를 닫는 절연막이 평행화되어 있으며, 그 상부에 PIN 다이오드의 상부 전극과 연결되어 있는 바이어스 배선이 형성되어 있다.

본 발명에 따른 X-ray 검출기용 박막 트랜지스터 아래이 기판에는, 절연 기판 위에 게이트선 및 삼자 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선이 형성되어 있으며, 게이트 페스션을 닫는 게이트 절연막이 형성되어 있다. 게이트 절연막 상부에는 반도체층이 형성되어 있으며, 게이트 절연막 상부에는 게이트선과 교차하여 홀을 정의하는 데이터선, 데이터선과 연결되어 있으며 반도체층 상부까지 연결되어 있는 소스 전극과 반도체층 상부에 위치하여 소스 전극과 분리되어 있는 드레인 전극을 포함하는 데 데이터 배선이 형성되어 있다. 홀은은 드레인 전극과 반도체층 상부에 위치하여 소스 전극, 하부 전극, 하부 전극과 상부에는 제1 접촉 구멍을 통하여 상부 전극과 연결되어 있는 바이어스 배선이 형성되어 있다. 데이터 배선은 데이터선과 함께 드레인 전극과 함께 드레인 전극을 닫을 수 있으며, 평행화되어 있는 보호막의 제2 접촉 구멍을 통하여 상부 전극과 연결되어 있는 데이터 배선과 데이터선을 더 포함할 수 있으며, 보조 데이터선은 반도체층을 닫는 드레인 전극을 통하여 상부 전극과 연결되어 있는 데이터 배선에 형성되어 있다.

이때, 바이어스 배선과 동일한 층에 형성되어 데이터선과 중첩되어 있으며, 보호막의 제2 접촉 구멍을 통하여 데이터선과 연결되어 있는 보조 데이터선을 더 포함할 수 있으며, 보조 데이터선은 반도체층을 닫는 드레인 전극을 통하여 상부 전극과 연결되어 있는 데이터 배선에 형성되어 있다.

또한, 보호막은 유기 절연 물질로 이루어진 것에 바탕직적이며, 광 도전체층은 N형의 불순물을 포함하는 N형의 도전체층, 불순물을 포함하지 않는 P형의 불순물을 포함하는 P형의 도전체층을 포함하는 것이 바탕직적이다.

또한, 평탄화된 보호막을 형성하기 위해 질화 규소와 같은 청아 물질로 이루어진 절연막을 추가로 형성할 수 있다.

그리면, 첨부한 도면을 참고로 하며 본 발명에 따른 PIN 다이오드를 가지는 X-ray 검출기용 박막 트랜지스터 아래이 기판의 한 실시예를 본 발명이 속하는 기술 분야에서 통상의 기술을 기반 자가 용이하게 실시할 수 있을 정도로 상세히 설명한다.

본 발명의 실시예에 따른 X-ray 검출기용 박막 트랜지스터 아래이 기판의 구조를 도 1 및 도 2를 참조하여 개략적으로 설명한다.

도 1은 본 발명의 실시예에 따른 PIN 다이오드를 가지는 X-ray 검출기용 박막 트랜지스터 아래이 기판의 구조를 개략적으로 도시한 바이다. 도 2는 도 1에서 11-11' 선을 따라 절단한 단면도이다.

도 1 및 도 2에서 보는 바와 같이, 절연 기판(10) 위에 저저항을 가지는 알루미늄 계열의 금속 콜질로 이루어진 게이트 배선이 형성되어 있다. 게이트 배선은 가로 방향으로 편여 있는 이중의 게이트선(22, 24) 및 게이트선(22)(24)에 연결되어 있는 박막 트랜지스터의 게이트 전극(28)을 포함하여, 게이트선(22)(24)의 끝에 면봉이 있어 외부로부터 게이트 선호를 인가받아 게이트선으로 전달하는 게이트 페스션을 포함할 수 있다. 또한, 게이트 배선은 이중의 게이트선(22, 24)을 연결하는 게이트선 연결부(28)를 포함하되며, 이 경우에는 게이트선(22, 24)에 단선되는 것을 방지할 수 있다. 물론, 게이트선(22, 24)은 단일 배선의 구조를 취할 수도 있다.

기판(10) 위에는 질화 규소(SiN) 따위로 이루어진 게이트 절연막(30)이 게이트 배선(22, 24, 26, 28)을 덮고 있다.

게이트 전극(24)의 게이트 절연막(30) 상부에는 비정질 규소 등의 반도체로 이루어진 반도체층(40)이 섬모입으로 형성되어 있으며, 반도체층(40)의 상부에는 실리사이드 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 저항 접촉층(55, 56)이 각각 형성되어 있다. 이때, 반도체층(40)은 이후에 형성되는 데이터선(62)과 게이트 배선(22, 24)이 교차하는 부분까지 연결되어 형성하는 것이 바탕직적이다.

저항 접촉층(55, 56) 및 게이트 절연막(30) 위에는 물리브론(Mo) 또는 물리브론-多层次(MoL) 합금, 크롬(Cr), 탄탈늄(Ta), 티타늄(Ti) 등의 금속으로 이루어진 데이터 배선(62, 65, 66, 68)이 형성되어 있다. 데이터 배선은 세로 방향으로 형성되어 게이트선(22)과 교차하여 홀을 정의하는 데이터선(62), 데이터선(62)의 분지이며, 저항 접촉층(55)의 상부까지 연결되어 있는 소스 전극(65)과 소스 전극(65)과 분리되어 있으며, 게이트 전극(28)에 대하여 소스 전극(65)의 저항 접촉층(55) 상부에 형성되어 있는 드레인 전극(68)을 포함하되며, 데이터선(62)의 한쪽 끝에 연결되어 있으며 외부로부터의 흡상 선호를 인가받은 데 데이터 페스션을 포함할 수 있다. 또한, 데이터 배선은 게이트 절연막(30) 상부의 홀에는 형성되어 있으며, 드레인 전극(68)과 연결되어 있는 PIN 광 다이오드의 하부 전극(66)을 포함한다.

여기서, 데이터 배선(62, 65, 66, 68)을 이중층 이상으로 형성하는 경우에는 한 층은 저항이 작은 알루미늄 계열의 도전 물질로 형성하고 다른 층은 다른 물질과의 접촉 특성이 좋은 물질로 만드는 것이 바탕직적이다.

다. 그 예로는 Cr/Al(또는 Al 합금) 또는 Al/Mo 등을 들 수 있다.

PIN 광 다이오드의 하부 전극(68) 상부의 회로에는 N형의 불순들을 포함하는 비정질 규소층(71)과 불순을 포함하지 않은 비정질 규소층(72)과 P형의 불순들을 포함하는 비정질 규소층(73)으로 이루어진 광 도전 층제(70)이 형성되어 있다. 이러한 광 도전 층제(70)은 외부에서 조사되는 빛에 의해 전자나 전공을 생성하는 기능을 가진다.

광 도전 층제(70)의 상부에는 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등과 같이 투명한 도전 물질로 이루어진 PIN 광 다이오드의 상부 전극(80)이 형성되어 있다.

여기서, 하부 전극(68) . 광 도전 층제(70) 및 상부 전극(80)은 PIN 광 다이오드를 이룬다.

데이터 배선(62, 65, 66, 68), 이들이 가지지 않는 반도체층(40) 및 상부 전극(80)의 상부에는 평탄화 특성이 우수한 유기 물질로 이루어진 보호막(90)이 형성되어 있다. 평탄화된 보호막(90)은 광 도전 층제(70)과 상부 및 하부 전극(68, 80)으로 인하여 발생하는 단자를 흡수한다. 여기서, 평탄화된 보호막(90)의 하부에 절연 구조으로 이루어진 절연막(98)이 추가로 형성될 수 있다.

보호막(90)에는 데이터선(62) 및 상부 전극(80)을 각각 드러내는 접촉 구멍(92, 94)이 형성되어 있다.

보호막(90)의 상부에는 접촉 구멍(94)을 통하여 상부 전극(80)과 연결되어 있으며 세로 방향으로 형성되어 있는 바이어스 배선(104)이 형성되어 있으며, 접촉 구멍(92)을 통하여 데이터선(62)과 연결되어 있으며 데이터선(62)과 접촉되어 있는 보조 데이터선(102)이 형성되어 있다. 여기서, 바이어스 배선(104)은 광 도전 층제(70)에 생략되어 있는 경우나 전공을 제거할 수 있는 바이어스 접합을 상부 전극(80)에 결합하는 기능을 가지며, 보조 데이터선(102)은 데이터선(62)에 단련되는 것을 방지하는 기능을 가지는 동시에 박막 트랜지스터의 반도체층(40)으로 입사하는 빛을 차단하기 위한 출입부(112)를 가진다.

이러한 본 발명의 실시예에 따른 PIN 디아이오드는 X-ray 검출기를 박막 트랜지스터 기판에서는 바이어스 배선(104)이 생략되어 있는 보호막(90)의 상부에 형성되어 있어, PIN 광 다이오드의 하부 전극 사이의 저항을 충분히 확보할 수 있어 이를 사이에서 발생하는 누설 전류를 최소화할 수 있다.

발명의 효과

따라서, 본 발명에 따른 박막 트랜지스터 아래이 기판에서는 바이어스 배선과 PIN 광 다이오드의 하부 전극 사이의 저항을 충분히 확보할 수 있어 이를 사이에서 발생하는 누설 전류를 최소화할 수 있다.

(57) 속구의 발명

청구항 1

절연 기판 위에 형성되어 있으며, 게이트선 및 상기 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선,

상기 게이트 배선을 닫는 기마트 절연막,

상기 게이트 절연막 상부에 형성되어 있는 반도체층,

상기 게이트 절연막 상부에 형성되어 있으며, 상기 게이트선과 교차하여 회소 영역을 경계하는 데이터선, 상기 데이터선과 연결되어 있으며 상기 반도체층 상부까지 연장되어 있는 소스 전극 및 상기 반도체층 상부에 위치하여 상기 절연막과 분리되어 있는 드레인 전극을 포함하는 데이터 배선,

상기 회소 영역에 형성되어 있으며, 상기 드레인 전극과 연결되어 있는 하부 전극, 상기 하부 전극 상부에 형성되어 있는 광 도전 층제, 상기 광 도전 층제 상부에 형성되어 있는 상부 전극을 포함하는 광 다이오드,

상기 데이터 배선 및 상기 광 다이오드를 막고 있으며, 평탄화되어 있는 보호막,

상기 보호막 상부에 형성되어 있으며, 상기 보호막의 제1 접촉 구멍을 통하여 상기 상부 전극과 연결되어 있는 바이어스 배선

을 포함하는 X-ray 검출기용 박막 트랜지스터 아래이 기판.

청구항 2

제1항에서,

상기 보조 데이터선은 상기 반도체층을 막는 출입부를 가지는 X-ray 검출기용 박막 트랜지스터 아래이 기판,

청구항 4

제1항에서,

상기 보호막은 유기 절연 물질로 이루어진 X-ray 검출기용 박막 트랜지스터 아래이 기판.

청구항 5

제1항에서,

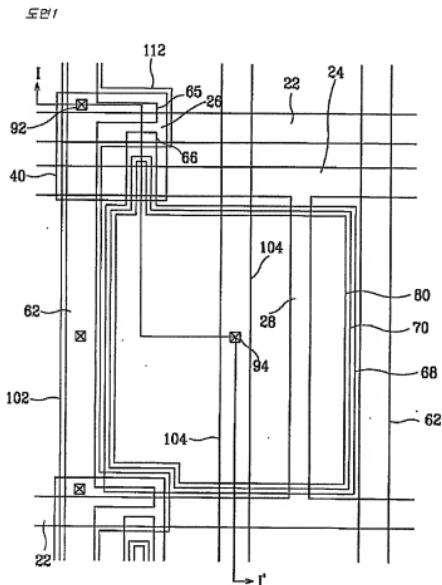
상기 관 도간체층은 N형의 불순물을 포함하는 N형의 비정질 규소층, 불순물을 포함하지 않는 비정질 규소층 및 P형의 불순물을 포함하는 P형의 비정질 규소층을 포함하는 X-ray 검출기용 박막 트랜지스터 아래이 기판.

청구항 6

제1항에서,

상기 보호막의 하부에 형성되어 있는 절연막을 더 포함하는 X-ray 검출기용 박막 트랜지스터 아래이 기판.

도면 1



5-5

